

4/5/2 (Item 1 from file: 347)
DIALOG(R) File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

01914581 **Image available**
PICK UP SYSTEM

PUB. NO.: 61-128681 A]
PUBLISHED: June 16, 1986 (19860616)
INVENTOR(s): NISHIZAWA SHIGEKI
IZAWA TETSURO
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 59-249501 [JP 84249501]
FILED: November 28, 1984 (19841128)
INTL CLASS: [4] H04N-005/335
JAPIO CLASS: 44.6 (COMMUNICATION -- Television)
JOURNAL: Section: E, Section No. 450, Vol. 10, No. 319, Pg. 26,
October 30, 1986 (19861030)

ABSTRACT

PURPOSE: To prevent a smear component from being removed and excessively deducted by detecting if a sum of a pick up signal component and a total smear component exceeds a predetermined value or not and stopping a deduction operation in case when the sum exceeds the predetermined value.

CONSTITUTION: Comparators 29(sub 1), 29(sub 2) are disposed which compare signal amplitudes of pre-amplifiers 15(sub 1), 15(sub 2) with a reference electric potential 20 and a slice circuit 49 for cutting a section exceeding a predetermined level of outputs of analog switch circuits 17(sub 1), 17(sub 2) is disposed. After output signals from signal output lines 11(sub 1), 11(sub 2) of a solid state pick up element 14 are amplified by amplifiers 15(sub 1), 15(sub 2), they are inputted to a deducing circuit 16. The output signals of the amplifiers 15(sub 1), 15(sub 2) are detected by comparators 29(sub 1), 29(sub 2) and when amplitudes thereof exceed the electric potential, the deduction is not carried out. In this case, during a saturation, since a signal containing a vertical smear is outputted from the circuit 16, signals above a saturation level being originally unnecessary, are removed by the circuit 49 to obtain only a signal component.

JP-A-61-128681

①日本国特許庁(JP)

②特許出願公開

③公開特許公報(A)

昭61-128681

④Int.Cl.⁴
H 04 N 5/335

識別記号 廳内整理番号
8420-5C

⑤公開 昭和61年(1986)6月16日

審査請求 未請求 発明の数 1 (全9頁)

⑥発明の名称 撮像システム *Image pickup system*

⑦特願 昭59-249501

⑧出願 昭59(1984)11月28日

⑨発明者 西澤 重喜 茂原市早野3300番地 株式会社日立製作所茂原工場内

⑩発明者 伊沢 哲朗 茂原市早野3300番地 株式会社日立製作所茂原工場内

⑪出願人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑫代理人 弁理士 高橋 明夫 *Applicant: Hitachi*

明細書

発明の名称 撮像システム

特許請求の範囲

1. 攝写体の光情報量を電気量に変換する光電変換器と、該光電変換器から導き出される雜音成分並びに信号成分の和と雜音成分との間で引き算を行う減算器と、上記和が所定の値を超えた場合と超えない場合とそれぞれ第1及び第2の出力状態を示す比較器と、上記第2の出力状態の場合は上記減算器の出力信号を導き、上記第1の出力状態の場合は上記和の信号を深く切換回路と、上記和信号を制限したレベルの出力信号に変換するスライス回路とを具備して成ることを特徴とする撮像システム。

発明の詳細な説明

〔発明の利用分野〕

本発明は撮像システム、特に半導体撮像デバイスを使用した固体撮像カメラシステムに関する。

〔発明の背景〕

画像を電気信号に変換する撮像装置において、

最近では光電変換装置として半導体集積回路技術により得られる固体撮像素子が用いられてきている。固体撮像素子を用いることによつて撮像質のものよりも撮像装置の小型化、高信頼化、長寿命化がはかれる。このような固体撮像システムは例えば特開昭56-152382号で知られており、その一例を第3図に示す。

第3図に示すような固体撮像素子では、感光性を持つ部分がフォトダイオード1の部分のみであることが望ましいが、実際にはフォトダイオードの周辺部、例えばMOSトランジスタ2の垂直信号線3側に接続されたドレインも感光性を持つことがある。垂直信号線には上下に並んだ数百のMOSトランジスタのすべてのドレインが接続されているので、各々のトランジスタ上に投影された光情報による電荷は垂直信号線に混合加算されて蓄積される。すなわち、各垂直信号線には投影された被写体像の垂直方向の横分光量に対応した信号電流が蓄積されることになる。この信号は各水平走査期間ごとに通常の信号に重畳されて出てく

るので、例えば第2回(a)に示すように暗い背景に明るい部分H₁, H₂のある被写体像を撮像すると、再生画面上では第2回(b)に示すように、上下方向に尾引き状で視覚されてしまうに十分なにせ信号部分H_{1'}, H_{2'}が発生する。このような固体撮像素子に特有のノイズ成分を垂直スメアと呼んでおり、これは例えば特開昭57-17276でも説明されている。

〔発明の目的〕

本発明の目的はスメア抑制回路を有する撮像システムを提供することである。

本発明の他の目的は正常な撮像信号に悪影響を与えること無くスメアを抑制することのできる撮像システムを提供することである。

本発明の更に他の目的はカメラの絞りを月光、室内のような暗視野における被写体に合わせ、一方では同じ視野内に電灯、ヘッドライト等の明るい光がある場合に好適な撮像システムを提供することである。

〔発明の概要〕

述べておく。

第3図に示すMOS形固体撮像素子では垂直シフトレジスタ4の出力線5₁, 5₂, ..., 5_nに順次送られた出力パルスはインタレース回路に加えられる。インタレース回路6とその出力線7₁, 7₂, ..., 7_mの間にはゲート回路12₁, 12₂, ..., 12_mが挿入されており、ゲート回路の制御入力はひとつずつ別々の制御端子13₁, 13₂に接続されている。

ここで奇数フィールドでは、制御端子13₁にオン信号を加え、制御端子13₂にオフ信号を加えれば、例えば、最初の水平走査期間にインタレース回路からゲート回路12₁および12₂に出力パルスが加えられても出力線7₁のみに伝えられる。この結果、第1行目のフォトダイオード1₁₋₁, 1₁₋₂, ..., 1_{1-n}の光信号のみが垂直信号線3₁, 3₂, ..., 3_mに移される。一方、垂直スメア信号はMOSトランジスタ2のオン・オフにかかわりなく垂直信号線3に蓄積される。この結果、奇数フィールドの各水平走査期間には、

本発明の一実施例によれば、呼び出し又は走査されたフォトダイオードが結合されていない奇数(又は偶数)垂直信号線に総和されて蓄積されるスメア成分に応答する電圧を、垂直走査シフトペルスによつて呼び出し又は走査されたフォトダイオードが結合されている偶数(又は奇数)垂直信号線に現われる信号成分と総和スメア成分との和に応答する電圧から、減算を行なう演算増幅器が提供される。

このシステムは更に、撮像信号成分と総和スメア成分の和が所定値を超えたか否か検出する回路を含む。そしてその和が所定値を超えた場合は減算動作をやめるか、或は減算出力を無視することによって、スメア成分の引き過ぎに起因する副作用が抑制される。

本発明および本発明の更に他の目的は図面を参照した以下の発明から明らかとなるであろう。

〔発明の実施例〕

本発明を説明する前に、本発明が適用されるMOS形固体撮像素子のインタレース動作について

信号出力線11₁からは奇数行目のフォトダイオードの光信号S₀と垂直信号線3₁, 3₂, ..., 3_mに蓄積された垂直スメア信号V₀とが得られ、信号出力線11₂からは垂直信号線3₁, 3₂, ..., 3_{m-1}に蓄積された垂直スメア信号V₀のみが得られる。

また、同様に偶数フィールドでは、制御端子13₁にオフ信号を加え、制御端子13₂にオン信号を加えれば、例えば最初の水平走査期間には出力パルスは出力線7₁だけに伝えられ、フォトダイオード1₂₋₁, 1₂₋₂, ..., 1_{2-n}の光信号のみが垂直信号線3₁, 3₂, ..., 3_{m-1}に移される。この結果、偶数フィールドの各水平走査期間には、信号出力線11₂からは偶数行目のフォトダイオードの光信号S₀と垂直信号線3₁, 3₂, ..., 3_{m-1}に蓄積された垂直スメア信号V₀とが得られ、信号出力線11₁からは垂直信号線3₁, 3₂, ..., 3_mに蓄積された垂直スメア信号V₀のみが得られる。

ここで、垂直信号線10₂と10₃, 10₄と10₅, ..., 10_{m-2}と10_{m-1}のような空間的位置關係が近い2本の垂直信号線の垂直スメアがほぼ等

L1905

となる。

上記等式を利用したスマア減少又は抑制回路を第4図に示す(特開昭59-52974^号)。同図から明らかのように、奇数フィールドでは、信号出力線111より得られる信号($S_0 + V_0$)から信号出力線111より得られる極端スマア信号(V_0)を引けば、(1)式となり。

となり、垂直スマートを含まない信号 S_{out1} を得ることができる。一方、偶数フィールドでは、信号出力線 I_{11} より得られる信号 ($S_e + V_o$) から信号出力線 I_{11} より得られる垂直スマート信号 (V_o) を引けば、(1)式より

$$S_{out} = (S_e + V_o) - V_s$$

となり、垂直スメアを含まない信号 S_{out} を得ることができる。

域でも照度に応じて増え続ける。また、ブリ・アンプ15もその宿命として飽和点(B_0)をもつている。従つて、被写体の照度がブリ・アンプの飽和点 B_0 を超える限界 B_1 である場合、例えば奇数フィールドにおいてはブリ・アンプ15から出力される信号成分とスマート成分の和 C は I_0
 $(= I_{00} + I_{0X})$ に抑制されるが、ブリ・アンプ15から出力されるスマート成分 A は抑制されないので I_X より大きい I_1 となり、そのままアンプの出力信号の差をとると、本来の飽和信号量 I_0 よりも低い値となつてしまう。

このような引き過ぎの現象は、室内や夜間の野外のような暗視野における被写体に撮像カメラの絞りを広い開口となるよう合わせ、被写体が飽和点 B_s 迄の領域で目一杯写せるようにした場合で、同視野に照度 B_0 をはるかに越える照度 B_1 の照明が入つた場合に起こり易く、このような相対照明は前述の引き過ぎにより、真暗か或は他の被写体よりも暗く撮影されてしまう。

以下、実施例に従つて本発明を説明する。

特開昭61-128681(3)

以上説明したように第4図に示すスマート抑制回路を用いると、垂直スマートの発生を防止することが可能となるが、高周波時には信号成分から垂直スマート信号成分を引きすぎると、この問題があつた。

次に前述した垂直スマート信号成分の引き下ぎの問題について第 5 図を参照して説明する。

第5図は撮像特性の照度依存性を表わすグラフである。フォトダイオード2には撮像情報が、又各垂直信号線3にはスマートの微音成分がいずれも被写体の照度に応じた電荷量をもつて蓄積されるが、これらの電荷はアクセス時すなわち走査時放出されることになり、その電荷の移動量は電流で表わされる。又、プリ・アンプはそのときの検出電流に応じた信号を出力するので、第5図では、△
信号並びに微音成分、プリ・アンプの出力レベル、及び減算器の動作等をまとめて縦軸で電気量の次元で表現する。

同図から理解できるように、信号成分Bはフォトダイオードの特性によりある照度 B_3 で飽和するが、雑音成分Aは飽和点 B_3 の数倍倍率上の範

第7図は本発明による固体撮像システムの一例を示す回路図であり、前述の図と同一部分は同一符号を付す。同図において、プリ・アンプ191および192と演算回路15との間に、ペルス発生回路19から固体撮像素子14の制御端子131および132に入力される奇数及び偶数フィールド切換ペルス信号にそれぞれ同期してオン・オフするアナログ・スイッチ回路471, 472, 473, 474および各アナログ・スイッチ回路471, 472, 473, 474の出力信号から不要な垂直スメア信号をカットするスライス回路491, 492, 493, 494がそれぞれ対応して直列接続されている。また、これら各スライス回路491, 492, 493, 494には垂直スメア信号を一定のレベルでカットするスライスレベルシ1, 及び(信号+垂直スメア信号)をある一定レベルでカットするスライスレベルシ2が設けられている。

このような構成において、固体増幅器子 14 の信号出力端 11₁ および 11₂ から出力される出力信号は、ブリ・アンプ 15₁ および 15₂ で增幅された。

特開昭61-128681(4)

後、スイッチ回路47₁, 47₂, 47₃, 47₄にそれぞれ入力される。

ライスレベルL₁, L₂はブリ・アンプ15₁, 15₂から受けた出力信号をある特定電圧レベルに制限する機能を持つており、本来は電圧の次元を持つてゐるのであるが、ここでも説明の便宜上第5図に示すように、対応する電流値で表わす。同図から判るようライスレベルL₁はブリ・アンプ15₁, 15₂の飽和レベルI₀よりも小さく、信号成分の光電変換飽和レベルI₀とスマートのライスレベルL₁との間にほば等しく設定される。前述したように第1フィールド(奇数フィールド)にブリ・アンプ15₁から出力される信号は垂直スマート信号V_{e'}および光信号S₀、ブリ・アンプ15₂から出力される信号は垂直スマート信号V_oのみである。そして第2フィールド(偶数フィールド)ではその関係は逆となる。一方、第4図に示す先端の撮像装置ではブリ・アンプ15₁および15₂の出力を演算回路16に入力していたが、高照度下において(光信号+垂直スマート信号>I₀)の入

くさせる必要がある。

また、このよう構成によれば、被写体の明暗に対応してブリ・アンプ15₁および15₂の出力信号のピーク値を検出し、このピーク値に対応してライスレベルL₁およびL₂を自動的に設定することもできる。

第8図は本発明による固体撮像システムの他の実施例を示す回路図であり、前述の図における同一な部分は同一符号を付す。同図においては、第4図の構成に加えて、ブリ・アンプ15₁および15₂の信号振幅を、ある基準電位20と比較するコンバーティー29₁および29₂が設けられ、かつスイッチ回路17₁, 17₂の出力の所定レベルを超えた部分をカットするライス回路49が設けられている。

固体撮像素子14の信号出力線11₁および11₂から出力される出力信号は、第4図の先端の例と同じく、ブリ・アンプ15₁および15₂で増幅された後、演算回路16にそれぞれ入力される。本実施例ではブリ・アンプ15₁, 15₂の出力信号振幅

力に対しブリ・アンプ15₁又は15₂が飽和領域動作となつた場合、(垂直スマート信号V_{e'}+光信号S₀=I₀)から垂直スマート信号V_e(=I₀)を引くと、垂直スマート信号分の引き過ぎとなる(I₀>I_Nであるので)。そこで、本発明は、(垂直スマート信号V_{e'}+光信号S₀)と垂直スマート信号V_eのみの場合とを各スイッチ回路47₁, 47₂, 47₃, 47₄で分離した後、一定のライスレベルL₁を有するライス回路49₁および49₂によりスマート信号V_eおよびV_oのレベルL₁以上をカットし、これによつて垂直スマート信号を(光信号+スマート信号)対応信号から引き過ぎる操作を防止することが可能となる。なお、垂直スマート信号を伴なう光信号にもライス回路49₁および49₂を設けているのはブリ・アンプ15₁および15₂の間の飽和特性の差異等の影響を除去するためであり、ライス回路49₁および49₂は省略することも可能である。その場合、ライスレベルL₁はブリ・アンプの飽和レベルI₀からフォトダイオードの飽和レベルI₀を引いた値I_Nに近づけし

をそれぞれコンバーティー19₁, 19₂により検出し信号振幅が基準レベル20(第5図のI₀又はL₁)を超えて飽和している場合には上記演算を行なわない構成とした。この場合、飽和している期間は垂直スマートを含んだままの信号が演算回路16から出力されるので飽和レベルI₀以上の信号は元来不要であるためライス回路21で除去すれば信号成分のみが得られる。

第1図は本発明による固体撮像システムの他の実施例であり、本出願の出願時点においては全く実施例の中では最も優れていると総合的評価をした具体例である。

同図において、51と52はMOS形固体撮像デバイス14に特有な雑音成分である固定ペーパン雑音をキャンセルさせるための横分回路である。横分回路51, 52からの信号は第7図の例と同様アナログ・スイッチ47₁~47₄によって奇数、偶数の各フィールド毎に、演算器16の正負入力端子に切換えられて供給される。演算器16は前述したように信号成分とスマート成分の和からスマ

特開昭61-128681(5)

ア成分を演算し、そこで得られた信号成分は、通常はアナログ・スイッチ53を通して低域通過フィルター55に伝達され、増幅器56によつて増幅された後、この場合はスライサー49で制限されること無しに映像信号処理回路に伝達される。

しかし、被写体の照度が大きい場合は、コンバレータ29の出力が反転し、スマアと信号成分の和に相当する映像情報は演算器16のプラス入力端子の入口からアナログ・スイッチ54を通してそのままローパス・フィルタ55へバイパスされる。このとき、演算器16はスマアの引き過ぎ動作を行なつてゐるが、その出力信号はアナログ・スイッチ54によって断たれる。アナログ・スイッチ54を経る信号は信号成分とスマア成分の和となつてゐるため、フォトダイオード1の飽和レベル I_s を超えるスマア成分はスライサー49によつて除去される。このスライサー49のスライスレベルは第5図の I_s 相当にすれば理想的であるが、実際の固体撮像デバイス14やプリ・アンプ15には必ず製造バラツキが伴なうので、それらを考

慮して、其の映像信号レベルの最大値を一定にしておく必要或は少しのスマアも強さない必要がある場合は、標準の I_s よりも低く設定すれば良く、また少しの映像信号を犠牲にしたく無い場合は標準の I_s よりも高めに設定しておけば良い。

57は電圧フォワードであり、その高入力インピーダンス特性を活かし、後段のローパス・フィルタ58が演算器の入力端子やローパス・フィルタ55の信号ラインに影響するのを防止している。

59はローパス・フィルタ58からの出力信号の直流レベルを再生するクランプ回路であり、その直流レベルは映像信号の影響が出ないブランディング期間に(ブランディング同期パルス60を利用)、コンバレータ29のマイナス入力端子に接続された基準電圧源 V_{ref} に脚連付けをされる。

また、本発明は、MOS形固体撮像素子だけではなく、インタリース動作において、奇数行目の画素の信号を外部へ出力するための経路と、偶数行目の画素の信号を外部へ出力するための経路とが区別されており、両方の経路からの信号を同時に

出力できるすべての固体撮像素子に適用できる。
たとえば、第6図に示すインターライン形CCDでは、奇数行目のフォトダイオード 21_{1-1} , 21_{1-2} , ..., 21_{1-n} , ..., 21_{2-1} , ..., 21_{2-n} , ..., の光信号と偶数行目のフォトダイオード 21_{3-1} , 21_{3-2} , ..., 21_{3-n} , ..., 21_{4-1} , ..., 21_{4-n} , ..., の光信号を垂直CCD22₁, 22₂, ..., やおよび水平CCD23上で分離して移送することができる。ここで、駆動回路24より垂直転送ゲート23₁, 23₂に加えるパルスを、制御入力端子25₁, 25₂によつて制御し、奇数フィールドには奇数行目のフォトダイオードの信号のみが垂直CCDに移され、偶数フィールドには偶数行目のフォトダイオードの信号のみが垂直CCDに移されるようとする。このとき、フォトダイオードの信号が移されなかつた垂直CCDの部分には垂直スマアのみが蓄積されるので、水平CCDからは、たとえば奇数フィールドでは奇数行目のフォトダイオードの光信号と垂直スマアの和信号、あるいは垂直スマア信号のみが交互に得られる。これを分離回路26₁, 26₂によつて交互に

分離すれば、第3図に示すMOS形固体撮像素子の出力信号線11₁, 11₂から得られる信号と同様の信号が得られる。

〔発明の効果〕

本実施例によれば、スマア成分を除去できるだけでなく、スマア成分の引き過ぎも防止でき、簡単な構成でそれを実現できる。

〔図面の簡単な説明〕

第1図は本発明によるスマア抑制回路を有する固体撮像システムの一実施例を示す図。

第2図は垂直スマアの現象を説明するための図、第3図は従来のMOS形固体撮像デバイスを示し、また本発明が適用されるデバイスを示す図。

第4図は本発明の先頭に係るスマア除去回路。

第5図は本発明を説明するための図であつて、電荷量成は検出電流で表わされる電気量に変換された映像信号およびスマアの照度依存性を示す図。

第6図は本発明を適用すると可能なインターライン、CCD型固体撮像デバイスを示す図。

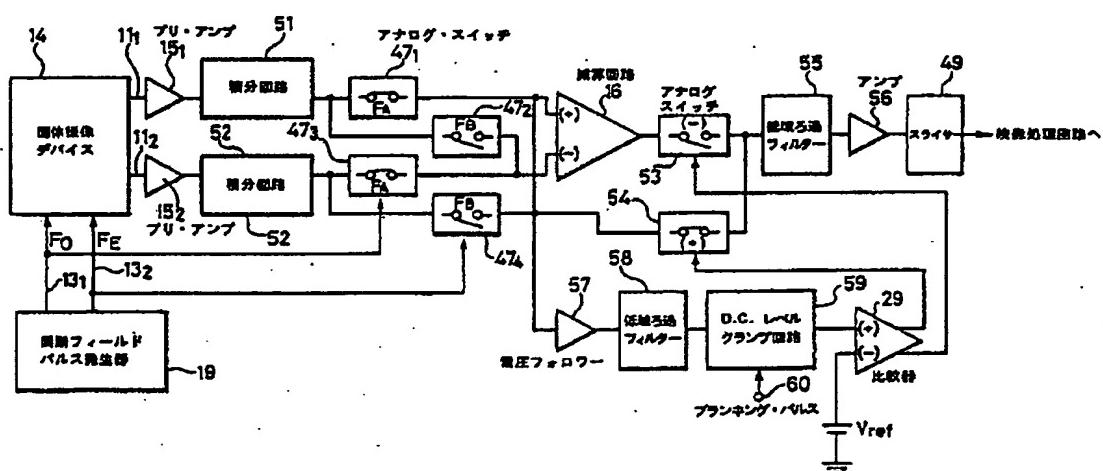
第7図、第8図は本発明による固体撮像システ

の他の実施例を示す図である。

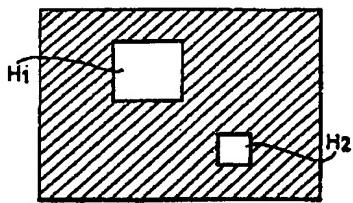
1…フォトダイオード、2…スイッチング用MOSFET、3…垂直信号線、11₁…奇数フィールド出力線、11₂…偶数フィールド出力線、H₁…垂直スメア、L₁…スメア・ライスレベル、L₂…(スメア+像信号)ライスレベル、I₀…フォトダイオードの光電変換飽和レベル、I_o…ブリ・アンプの飽和レベル。

代理人弁理士高橋明

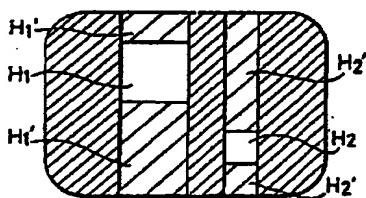
第1図



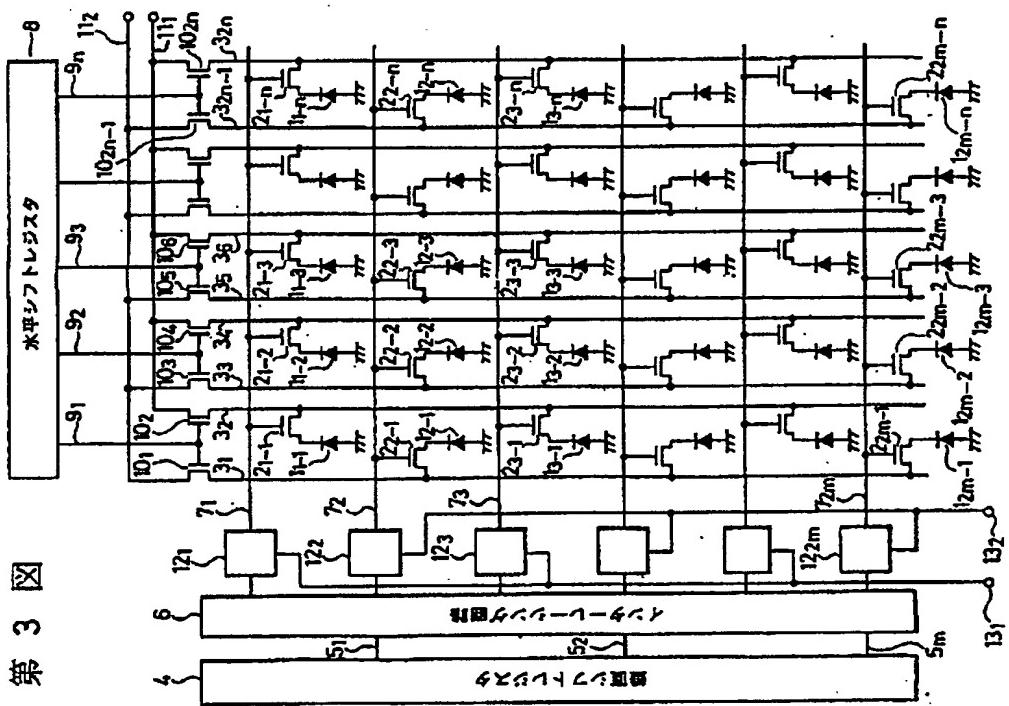
第 2 図 a



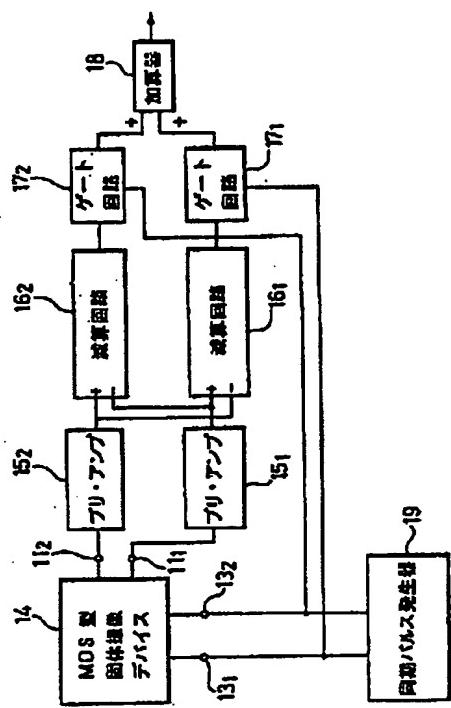
第 2 図 b



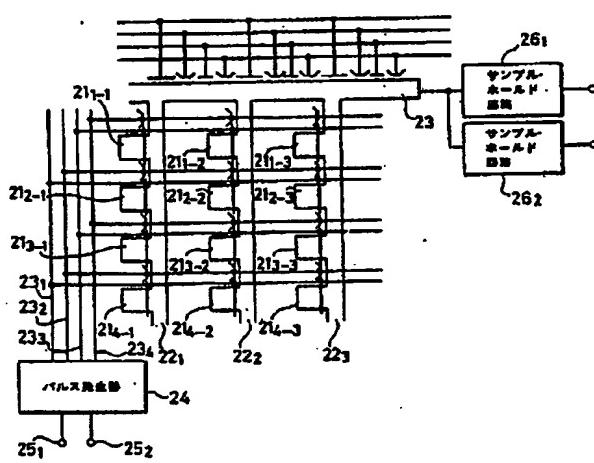
四三



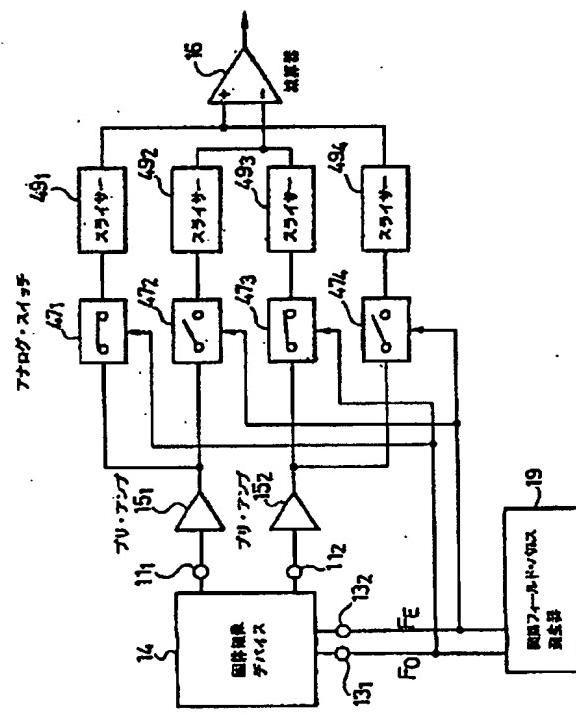
第4図



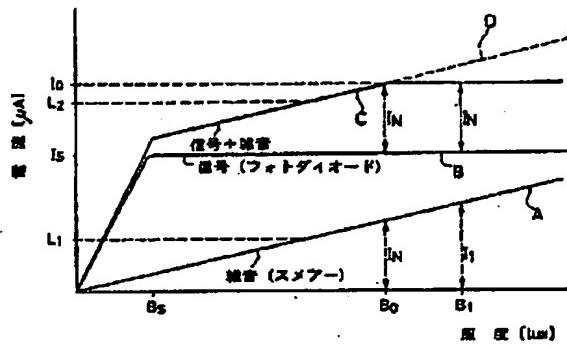
第6図



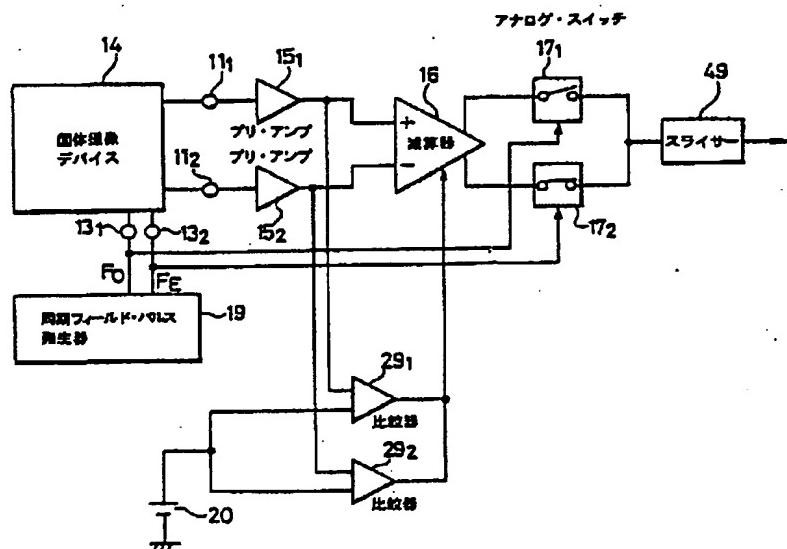
第7図



第5図



第8図



手 据 捕 正 書(方式)
昭和 60 年 4 月 20 日

特許庁長官殿
事件の表示

昭和 59 年 特許願 第 249501 号

発明の名称
撮像システム

補正をする者

事件との関係 特許出願人

名 称 (株)日立製作所

代 理 人

姓 所 T100 東京都千代田区丸の内一丁目5番1号
株式会社日立製作所内 通報課 212-1111(大代表)

氏 名 (6149) * 奥士 高 橋 明 夫

補正命令の日付 昭和60年3月26日(発送日)

補正の対象 図面

補正の内容 全図面において英文呼称を日本語に補正する。

以 上